

HBM芯片

2026

行业简析报告

THE BRIEF MARKET ANALYSIS REPORT ON HBM CHIP



报告摘要

Report Summary

在高性能计算与人工智能大模型爆发的双重驱动下，传统冯·诺依曼架构下的“内存墙”瓶颈愈发显著。高带宽内存（HBM）凭借2.5D/3D先进封装技术，通过TSV硅通孔与微凸块实现DRAM晶圆的垂直堆叠，将存取带宽提升至太字节级，缩短存储与逻辑芯片间的物理距离，成为当前打破算力束缚、支撑万亿级参数训练的核心底层技术。

全球HBM市场正经历半导体史上罕见的指数级增长。受限于长达12-18个月的扩产周期，2024至2026年间全球产能将持续处于满产售罄状态。行业演进已从早期奠基步入HBM3e的出货高峰，并向HBM4的翻倍位宽标准跨越。竞争格局呈现极端的寡头垄断，SK海力士、三星与美光三巨头通过技术生态与长协合同锁定了行业话语权，产业链利润高度向中游IDM及先进制程代工环节倾斜。

展望未来，AI原生应用、绿色数据中心改造及高阶自动驾驶将持续释放增长红利，驱动供应链向马来西亚、墨西哥等“多活”区域化节点迁移，以规避地缘波动风险。然而，行业仍需警惕AI基建资本开支下行、高阶设备出口管制及数据合规红线等长周期挑战。以通富微电为代表的本土封测龙头正通过并购与跨国协作，加速在AI算力先进封装赛道的卡位与红利变现。

01. HBM技术底层逻辑：打破内存墙与冯·诺依曼瓶颈

- 在高性能计算与人工智能大模型训练的双重驱动下，传统冯·诺依曼架构中计算单元与存储单元分离的设计缺陷愈发显著。由于处理器算力增长速度远超传统DDR通道的带宽提升速度，导致计算单元在等待数据读取时出现长周期闲置，这种现象在业界被定义为内存墙与冯·诺依曼瓶颈。高带宽内存（High Bandwidth Memory，以下简称HBM）作为2.5D与3D先进封装的典型代表，通过突破物理极限重塑了算力带宽。HBM通过在垂直方向上堆叠多个DRAM晶圆，并利用硅通孔（Through-Silicon Via，以下简称TSV）与微凸块（Micro-bump）进行高速并行连接，彻底改变了传统平面PCB布线的高时延、高能耗弊端。
- 在生成式人工智能大模型进行万亿级参数训练与实时推理的过程中，参数传输消耗的能量和时间甚至超过了物理数学运算本身。以英伟达H100 GPU为例，其集成的6颗HBM3芯片提供了超过3 TB/s的存储带宽，是前代A100显存带宽的2倍。通过这种极高宽度的位宽架构，HBM将DRAM与逻辑算力芯片的物理距离缩短至微米级，实现了在超低能耗下提供每秒太字节级的极速存取，成为打破内存墙的核心底层技术。

HBM技术的核心物理与电气特性

硅通孔 (TSV) 微孔径工艺

- 垂直互连的物理基石。通过干法刻蚀与CVD技术在薄DRAM晶圆上制造数万个铜填充微孔，**亚微米级**对准精度有效抑制信号串扰。

微凸块 (Micro-bump) 高精度

- 层间电气接触点。间距缩减至数十微米，采用**热压键合**或瞬态液相键合工艺，确保数万个触点零漏焊、零短路，维持极致信号完整性。

GMC高分子塑封基材

- 针对高密度堆叠热挑战，使用**颗粒状环氧塑封料**替代传统液态材料。具备高导热、低应力优势，成为12H/16H高层堆叠的主流保护材料。

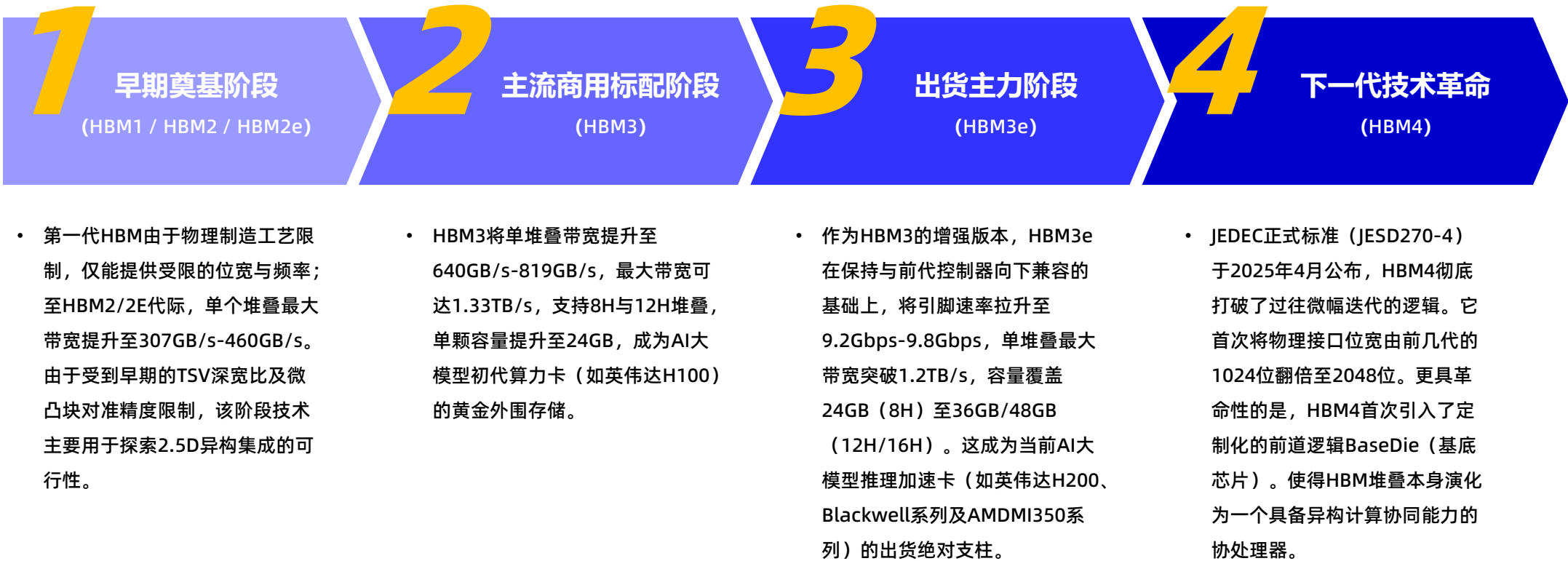
大规模回流成型 (MR-MUF)

- 同步完成焊接与空隙填充。相较传统NCF工艺，MR-MUF有效提升生产效率并降低封装厚度，确保高密度芯片的热传导稳定性。

02. HBM技术的核心代际演进与品类界定

• HBM技术从诞生至今，经历了多个代际的物理限制突破与规格标准演进。

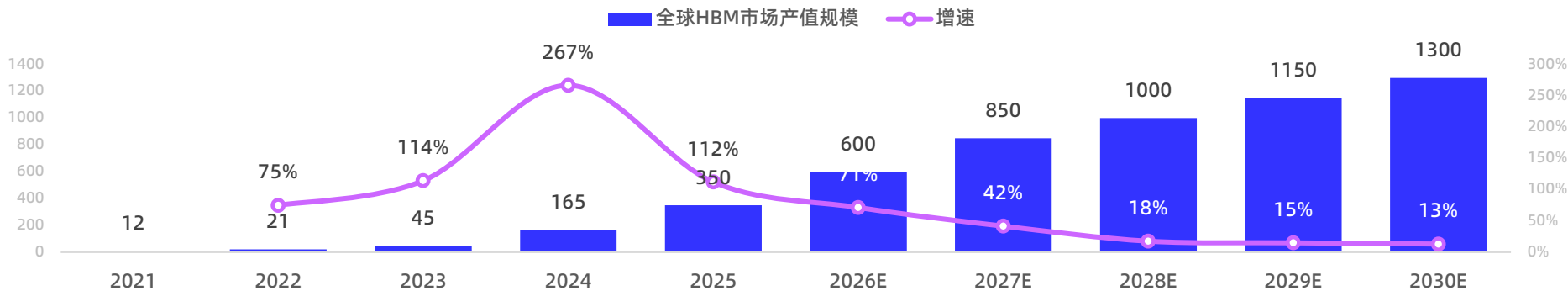
HBM技术的主要发展阶段



03. 全球HBM芯片市场规模及变化趋势（2021-2030E）

- 全球HBM市场在人工智能爆发性需求的支撑下，正经历着半导体历史上罕见的指数级增长。从产值规模来看，2021年至2023年行业整体处于缓慢爬坡与技术验证期，而自2024年起，AI基础设施大规模建设直接推动产值曲线呈现陡峭态势。
- HBM的商业运作模式与传统DRAM具有本质差异，HBM作为高度定制化的先进封装产物，其扩产周期极其冗长，从设备采购、无尘室建设到TSV通孔良率调校，通常需要12至18个月的超长前置时间。这种生产周期错配导致在2024至2026年期间，全球三大HBM巨头的产能均处于售罄状态，客户需签署长期的产能锁定协议并支付巨额预付款。AI大模型参数量的几何级数增长，使得任何一款主流算力GPU对HBM的容量和频宽需求均是刚性的。即使在宏观经济周期性波动的背景下，各科技巨头对于智算中心建设的资本支出依然保持高位，这为HBM芯片厂商提供了利润保障，彻底平复了传统存储行业的周期波动。
- 在2021至2026年的高速成长区间，行业在不同阶段呈现出截然不同的供需博弈。2024年全球大模型训练进入白热化阶段，英伟达等加速芯片巨头为避免产能断供，对SK海力士及美光进行了超额锁单，推动产值暴增，此时价格溢价空间达到历史顶点，HBM利润率远超DRAM平均水平。2025年，各晶圆厂前期扩建的先进封测产线相继满产，供需紧张程度获得实质性缓解，行业增长率回调，由于此前的锁单预支红利逐步释放，三大供应商开始将部分此前挪用于HBM的Wafer产能重新分配回普通DDR5等高端服务器存储线，防止消费与基础服务器端出现过度短缺，产业进入良性的产能再平衡状态。预计2026年，随着HBM3e（12H）的高容渗透以及HBM4标准的量产首发，AI芯片设计从通用GPU向定制化ASIC加速芯片变迁，驱动HBM4爆发式增长，市场整体产值规模将进一步提升。

2021-2030E 全球HBM芯片市场产值规模（亿美元）及增速（%）

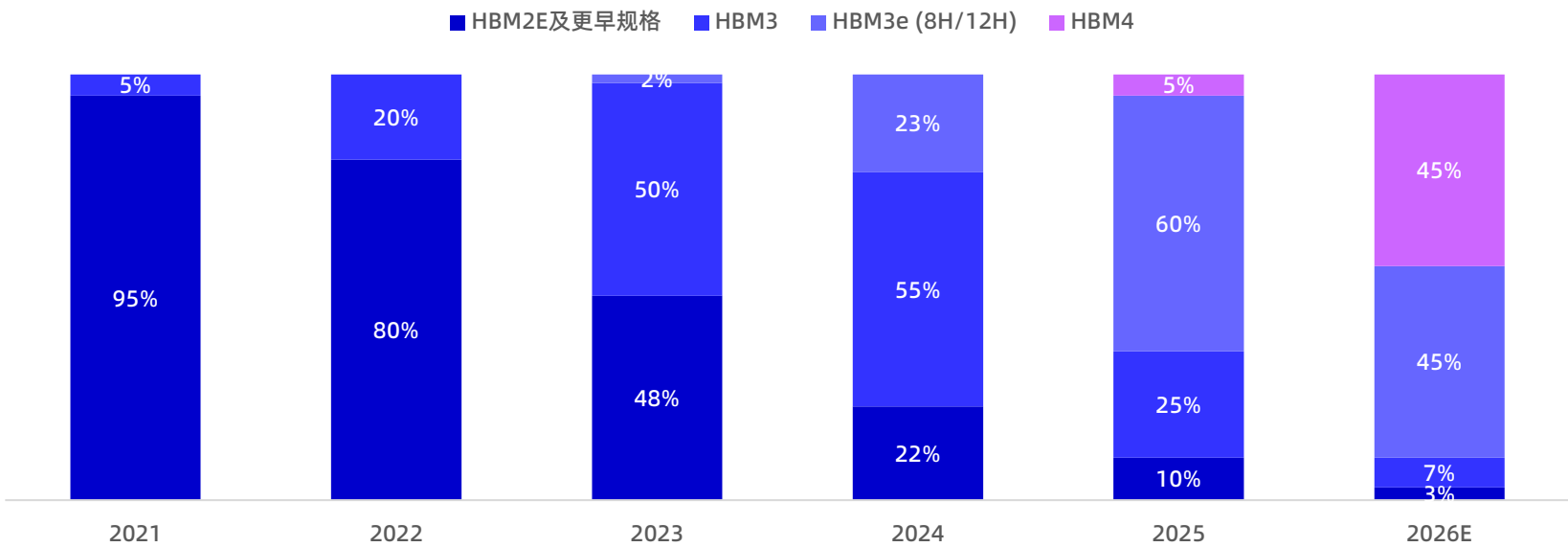


数据来源：公开数据整理；嘉世咨询研究结论；图源网络

04. 品类占比演变：从“标准DRAM主导”向“多元高密度堆叠生态”

- 在AI存算一体化大趋势下，传统标准DRAM正面临严重的份额切割。传统DRAM的平面总线架构受限于PCB引脚数量限制，位宽极难超越64位，根本无法承载AI服务器所需的超高吞吐。HBM等高带宽异构存储的快速切割，其底层核心驱动力在于：在系统层面，算力卡片上每美金所能买到的有效吞吐量发生了质的变化。HBM在晶圆制造上对DRAM Wafer的消耗量是传统DRAM的3倍以上，这导致2024年起全球DRAM有效产能在物理层面上向HBM高度倾斜。
- HBM3在2024年以前占据了半壁江山；而进入2025年后，HBM3e（8H）因其出色的运行稳定性与高容错性，成为了主流大单的稳妥选择。更为关键的是，随着AI大模型在多模态、超长上下文处理上的突破，HBM3e（12H高容版本）在2025年展示出极强的替代韧性。12层堆叠结构将单个HBM芯片组的容量上限提升至36GB，完美贴合了算力新卡对于高载量参数在DRAM中即时保留的刚性考核指标。

2021-2026E全球HBM不同代际产品出货份额占比



05. HBM芯片行业发展的PEST四维驱动因素分析

HBM芯片行业在PEST四维驱动下迎来高速演进：

- 政治面，各国法案大额补贴先进存储本土化，绿色算力与地缘壁垒倒逼供应链向多活架构转型；
- 经济面，摩尔定律失效推动3D异构集成延续性能，强劲的AI资本开支对冲了消费级低迷；
- 社会面，大模型端侧化与数据隐私诉求，催生出对轻量、高带宽异构存储的刚性需求；
- 技术面，UCIe标准和CXL协议促进生态蔓延，3D混合键合工艺则彻底重构了制造能效范式。

HBM芯片行业PEST体系分析

本土补贴与地缘重塑

各国芯片法案大额补贴先进存储本土化，将其列为最高优先级。同时，绿色算力能效限制强制推动低能耗HBM普及，地缘政治壁垒则迫使供应链向多基地备灾架构转型。

端侧大爆发与隐私诉求

生成式AI全面渗透，智能终端呈现云端与端侧化两极化趋势。端侧设备对体积和散热限制极高，叠加隐私数据不出端的诉求，倒逼厂商探索轻量、高带宽的3D垂直堆叠方案。



成本倒逼与资本拉动

摩尔定律物理失效导致晶体管边际成本暴增，全行业急需通过3D异构集成延续性能。下游算力厂商极致倒逼每算力成本，巨头高位维持AI服务器资本开支，形成强劲经济拉力。

标准统一与工艺重构

UCIe标准打破异构封测孤岛，CXL协议推动高频存储向边缘蔓延。核心工艺向3D混合键合重构，铜-铜直接接触不仅缩短了堆叠空间、改善热阻，更突破了物理厚度极限。

06. 全球HBM供应链出海与本土化现状：在地缘波动中彰显制造韧性

- 在2024年以前，全球HBM的高阶先进封装与堆叠测试几乎完全依赖于亚太地区的单一高度集中代工节点（主要集中在韩国、中国台湾等少数地缘敏感地带）。然而，高频的地缘冲突、供应链技术管制禁令以及出口配额政策，直接敲响了产业安全性的警钟。
- 2024至2026年期间，全球HBM供应链开始执行地理分配位移战略。韩国与中国台湾的半导体巨头在维持本土核心研发基地的同时，将后道测试、晶圆切割和基底封装加速向欧洲、北美和东南亚等相对安全的非单一节点疏散，构建多活产能节点。

核心出口国家/地区份额逆转

美国等传统消费及
半导体出口市场

2025年全球出口
市场份额下降至 **15%**

- 高企的本土建造成本，以及将高端制造环节向亚太非敏感带及新兴市场转移的离岸外包策略导致其在HBM核心封测及材料供应链中的直接出口份额大幅收缩。

“一带一路”沿线、
东盟等新兴市场

2025年全球出口
市场份额上升至 **35%**

- 得益于RCEP的红利托底，中国及日韩的封测厂将马来西亚、越南等东盟国家作为首选的出海中转节点，成功规避了直接的地缘关税壁垒。

两大封装测试节点



马来西亚槟城（核心出海枢纽）

- 作为全球半导体后道封测的传统重镇，近年来吸引了数十亿美元的先进封装追加投资。

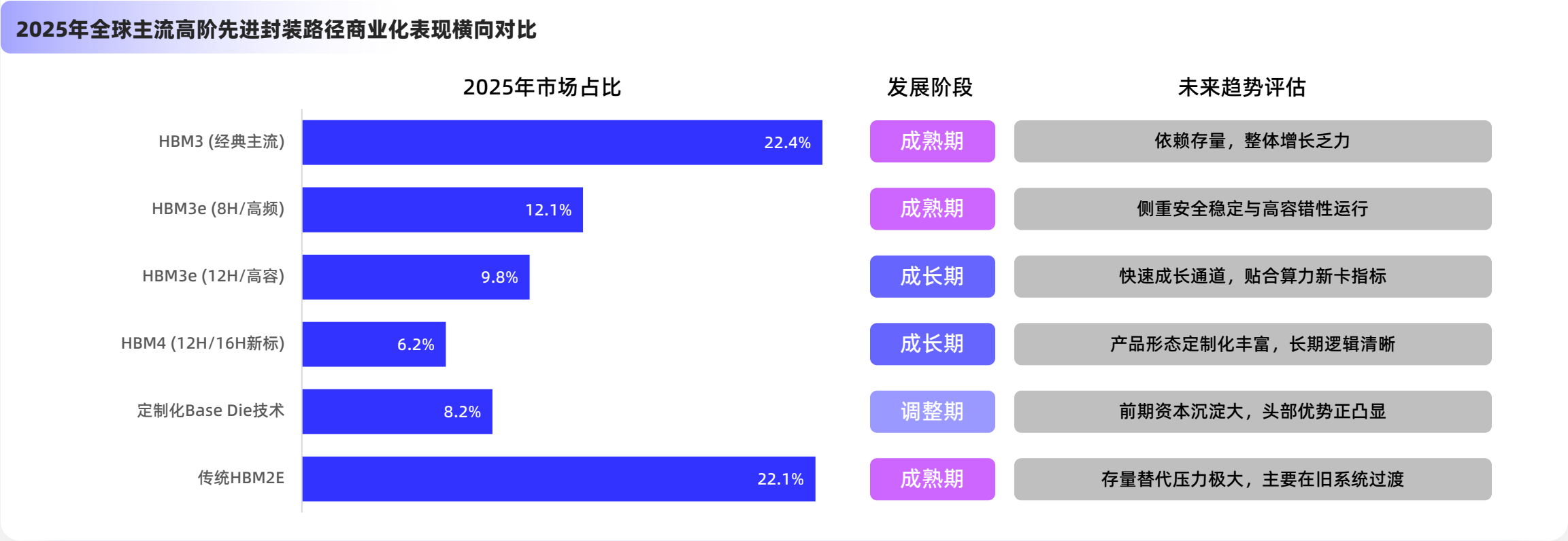
墨西哥（拉美地区近岸外包节点）

- 凭借紧邻北美的地理优势以及极高的复合年增长率，墨西哥正成为北美算力整机巨头在先进测试和中道组装上的核心近岸备份，极大地提升了全球供应链的抗灾防断供能力。



07. 2025年HBM细分技术路径/产品市场表现对比

- 在先进封装与高频存储博弈激烈的2025年，由于各项底层制造工艺、晶圆消耗及市场认知差异，HBM不同细分产品呈现出高度分化的财务与渗透表现，HBM产业正经历极为惨烈的前道化革命。
- 前道晶圆厂及先进代工厂凭借其控制DRAM前道制造及中置interposer先进封装的垄断性技术壁垒，直接向下游提供已经完成堆叠的Turnkey整包模块，这一技术路径具有极高的行业定价权，其利润空间稳居行业第一梯队。
- 传统独立封测厂（OSAT中后道测试）过去依靠低端打线、基础晶圆切割获得利润的传统后道代工厂，由于缺乏DRAM前道设计协同能力和硅通孔深孔测试能力，正面临挤压，生存空间加速收缩。中后道功能测试正在被高良率的前道测试一体化流程强制替代，相关独立测试厂的产值暴跌，宣告了传统测试路径的快速衰退。



08. HBM内存芯片产业链的详细拆解与价值分配

HBM产业链呈现出极为典型的三环嵌套精密咬合结构，任何一环的断裂都将导致整包算力芯片的交付停滞：

- 上游：前道与后道核心供应： 该环节是HBM制造的物理起点。主要包含高纯度DRAM硅片的制备；临时键合与去键合设备（确保极薄DRAM片堆叠时的物理完好）；高性能液态环氧塑封料与GMC材料（华海诚科等主力供应商）；TSV高深宽比打孔设备与高端测试探针卡。
- 中游：芯片级堆叠与品牌商： 由垂直整合的存储巨头（SK海力士、三星电子、美光科技）进行DRAM晶圆制造并主导垂直互连堆叠。同时，先进制程代工厂（Foundry，如台积电）在中道异构协同中，通过提供CoWoS中介层与前道Base Die，与存储厂商形成深度联合体。
- 下游：云端集成与最终消费： 包含AI算力集群系统级集成商（超级计算机研发实体）；无晶圆厂芯片巨头（Fabless，如英伟达、AMD）；以及最顶层的云服务提供商直接用户（CSP大客户，如谷歌、微软、亚马逊），他们是全产业链的终极资金源泉。

核心价值链与利润红线分配特征

上游
精细材料及高端设备

行业平均
毛利率 **20%-30%**

以高端探针卡、高分子塑封基材、特种前驱体和临时键合胶为代表，由于存在极高的物理化学研发壁垒，且高度依赖日本或欧美巨头的技术垄断，维持着丰厚的利润。



中游
IDM及协同晶圆厂

行业平均
毛利率 **30%-50%**

这一环节由于直接垄断了DRAM制程核心、高壁垒的TSV对准良率及台积电等前道代工的独家设计，享受了产业链最高的增值红利，毛利率傲视群雄。



下游
后道传统代工及渠道流通

行业平均
毛利率 **10%-20%**

仅提供传统中后道代工组装或基础分销渠道流通的传统OSAT厂商，在产业链中话语权极弱，且面临前期庞大固定资产折旧的无情蚕食，利润水平处于产业链的底层。

09. 产业链上游：关键设备与核心材料供应格局

- HBM的高技术门槛首先体现在其高度复杂的上游供应链上。从工艺流程来看，HBM的制造并非纯粹的后道封测，而是前道晶圆制造工艺向后道的延伸（即“中道先进封装”）。
- 析上游供应格局可以发现，HBM的供应链并非传统的半导体存储供应链。由于引入了TSV和晶圆级三维堆叠，其材料与设备壁垒大幅前移。以GMC材料为例，日本Resonac（原昭和电工）通过控制核心高分子配方，几乎独占了主流MR-MUF工艺所使用的塑封料。而在设备端，键合与测试成为决定整条产线良率的胜负手。TC固晶机与KGD测试仪的单价和毛利率均远超传统封测设备，成为设备板块的高成长明星。

HBM产业链上游核心供应商及核心壁垒

供应链环节	核心材料/设备名称	核心壁垒指标	全球主要垄断厂商	产业现状及替代阻力评估
核心材料	GMC 环氧塑封料	填充性、超低翘曲、高导热性	昭和电工（Resonac）、住友化学	日系厂商市占率超 90%，配方具有长期专利保护，验证周期长达2年。
核心材料	前道逻辑 Base Die 晶圆	逻辑制程先进性（3nm/5nm）	台积电（TSMC）	独占高端算力平台生态，前道互连标准（OIP）的主导者。
关键设备	临时键合与解键合设备	薄片晶圆传输良率、对准精度	EV Group (EVG)	几乎处于绝对垄断地位，是实现TSV晶圆减薄加工的关键。
关键设备	TC Bonder（热压固晶机）	压力控制精度、固晶速率	Hanmi Semiconductor、ASMPT	韩系Hanmi深度绑定SK海力士，拥有MR-MUF工艺专属固晶机专利壁垒。
关键设备	KGD（已知合格芯片）测试仪	超多引脚并发测试、测试覆盖率	Advantest（爱德万测试）、Teradyne	针对HBM测试的专有ATE设备，测试程序开发成本高，客户粘性极强。

10. 产业链中游：由规模驱动转向“技术+智算生态”的双重垄断

- HBM中游晶圆制造与堆叠领域已经演变为人类半导体历史上极端的寡头垄断格局，SK海力士、三星电子、美光科技三家厂商的总出货量（CR3）几乎接近100%。在存量算力与半导体制程逼近物理极限的当下，任何新进对手不仅要面临数百亿美元的产线建设物理门槛，更要面临由三大巨头与AI算力系统商共同筑起的技术生态专利墙。三大供应商通过提前与核心大客户进行深度的代际技术联合开发，利用长协合同锁死了未来数年的Wafer生产配额，使得任何试图进入的第四方由于无法获得Known Good Die的底层DRAM支持，在竞争中直接被淘汰。
- 随着HBM向高密度演进，传统的前后道分离代工模式逐渐失效。HBM 4的物理规格迫使晶圆代工厂与DRAM IDM厂进行物理融合。没有DRAM制造核心能力、且不具备中道晶圆级高对准度堆叠测试能力的二三线代工厂，由于根本无法解决2048位宽下的异构互连以及混合键合良率管理，被排除在先进制程核心供应链之外。在这种封测前道化的重构下，服务能力已经演化成为一种高度资产化、高溢价的核心技术壁垒。针对物理空间管路及硅通孔的设计改造，如何实现高纵向热仿真设计、TSV物理应力吸收等异构系统联合，成为了高端方案商的高溢价来源。

全球HBM芯片竞争矩阵



SK海力士

生态联盟主导厂商

凭借其独特的MR-MUF工艺，海力士在HBM3/HBM3e代际实现了行业领先的整体良率。在生态层面上，海力士选择与晶圆代工巨头台积电达成深度技术联盟，其定制化HBM4的Base Die交由台积电先进工艺代工，从而率先承接了英伟达主流大单。



三星电子

垂直整合型制造厂商

坚持力推先进封装一站式全包解决方案，虽然在HBM3e代际因为NCF工艺良率问题遭遇了大客户认证延迟的挫折，但在HBM4时代，三星凭借1c nm DRAM以及自家4nm Foundry先进制程的全面就位，正发起声势浩大的反攻。



美光科技

特定代际聚焦厂商

凭借极具挑战性的技术路线，跨过HBM3直接切入12H的HBM3e，利用业界最小尺寸及超高的引脚速率实现了单点突破，并在短时间内锁定了2026年以前的全部产能，但整体产能规模目前仍落后于韩系两强。

11. 产业链下游：渠道重构与AI算力消费的变迁

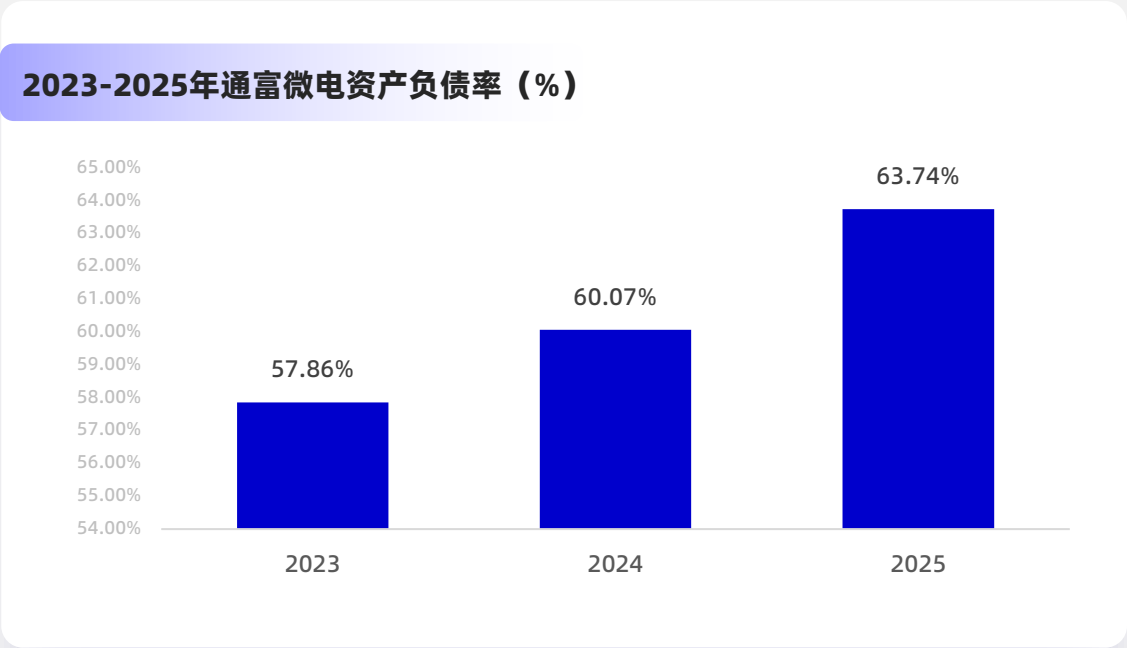
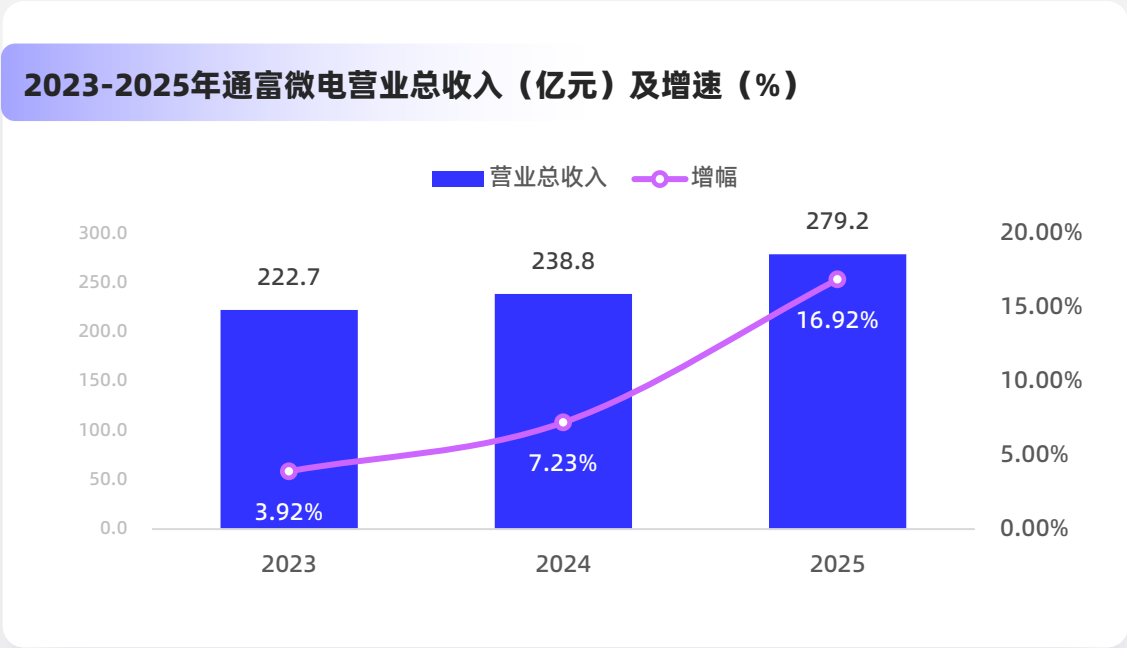
- 下游AI服务器的架构演进是拉动HBM技术升级的主要驱动力，不同架构的GPU/ASIC对内存带宽和容量的需求存在阶梯式差异。
- 从芯片匹配矩阵可以看出，下游算力芯片对HBM的配置要求在极短时间内完成了跨越式升级。英伟达H100在2023年出货时仅配置了80GB的HBM3（带宽约3.35TB/s）；而到了2025-2026年主流的B200及MI325X时代，单卡HBM容量已经暴增至 192GB 甚至 256GB，配置产品全面跨越至HBM3e（带宽提升至6-8TB/s以上）。在单卡搭载HBM颗粒数增加、单颗叠层高度从8H向12H突破的双重需求拉动下，直接锁定了下游需求的持续旺盛。

全球主流AI加速芯片与HBM配置规格

算力芯片型号	芯片定位与出货周期	搭载HBM代际规格	堆叠层数及单卡容量	HBM单卡带宽（TB/s）	代表性系统平台
NVIDIA H100	早期主导算力（已进入存量期）	HBM3	6 颗 8H / 80GB	3.35	DGX H100
NVIDIA H200	2024-2025放量主力	HBM3e	6 颗 8H / 141GB	4.80	DGX H200
NVIDIA B200	2025-2026商用标配	HBM3e	8 颗 8H (后期12H) / 192GB-288GB	8.00	DGX GB200 NVL72
NVIDIA B300	2026年高阶旗舰（预测）	HBM3e&HBM4 混合	8 颗 12H / 288GB-384GB	10.00	DGX Blackwell Ultra
AMD MI325X	2025年高容量竞品	HBM3e	8 颗 12H / 256GB	6.00	8路 OAM 加速器平台

12. 中国AI算力配套HBM封测龙头：通富微电

- 通富微电作为国内AI算力配套HBM封测龙头企业，通富微电在2024至2026年半导体大分化中经历了一场阵痛。由于全球智能手机、消费PC出货量由于换机周期拉长出现实质性衰退，通富微电传统用于消费级IC的主力中低端封测产线产能利用率出现了大幅降温，成熟制程面临国内激烈的内卷式价格战，给公司传统业务基本盘带来了深重挑战。这一业务降温客观上逼迫公司痛下决心，必须跨越制程鸿沟，寻找第二增长曲线。
- 在消费IC退潮的冲击下，通富微电凭借前瞻性的国际化并购，成功切入了AI算力先进制程最核心的黄金通道。公司完成了对AMD苏州及AMD马来西亚槟城两大高阶封测工厂各85%股权的战略并购。目前，AMD高达80%以上的Ryzen处理器、Radeon GPU及Instinct系列高性能算力芯片的先进封装测试业务，均在通富微电这两大核心基地内完成。此外，公司斥资近20亿令吉在马来西亚槟城Batu Kawan工业园扩建先进封装基地，这一基地专门配合AMD的Chiplet架构，进行大规模多芯片组件、集成扇出封装及2.5D/3D等异构集成组装，将HBM与高性能GPU核心在亚微米级别完美融合，成功进入全球高端加速卡核心制造产业链。
- 2023-2025年的营收数据表明公司已经成功跨越了消费电子衰退的泥潭，通过积极的负债扩张完成了AI算力先进封装的产能卡位，2025年的营收增幅标志着其正式进入AI红利变现期；但与此同时，接近64%的资产负债率以及后续高额的折旧压力，也将对公司短期的净利润率和现金流管理提出更为严苛的审计考验。



13. HBM芯片行业未来发展的核心机遇

AI原生应用场景重构行业盈利与溢价模型

随着大模型从基础的文本生成演进为以具身智能、无人驾驶、AI Agent为核心的AI原生垂直场景，全社会对于AI的处理速度和本地即时决策提出了更高的要求。AI原生应用天然具有极度依赖高频、大流量高维数据流的物理特征，直接促使存储芯片从一个低附加值的标准化大宗商品，被重构为具有定制化特征、具备高溢价空间的战略级硅基架构。这一转变极大地推高了芯片单价与溢价，使得中游具备先进制程优势的存储及代工巨头可以攫取极高比例的红利分润，开启了利润率上行通道。

01

高阶自动驾驶与车端智算平台的深蓝赛道挖掘

以高阶自动驾驶为代表的车端边缘智算领域，正在成为HBM及3D堆叠存储的下一片核心蓝海。随着端到端AI大模型加速向汽车端侧渗透，车载算力平台对数据的实时感知与即时推理提出了前所未有的刚性考量。HBM能够提供高达太字节级的极限吞吐量，彻底抹平海量传感器数据并发时产生的总线带宽时延，确保毫米级实时安全响应决策的达成。随着车规级HBM定制化方案与异构系统级封装技术壁垒的突破，全球头部主机厂与整机巨头正加速将其作为下一代智能算力的核心标配。

03

存量数据中心高能效升级的换新红利

全球智算中心在爆发式建设后面临着严峻的电网负荷赤字。根据部分国家出台的绿色低碳数据中心能耗新标准，PUE不达标老旧存量数据中心将面临严厉的惩罚性电价或强制关停。这一政策直接拉动了存量服务器进行高能效升级的换新潮。HBM4/HBM3e由于能提供高达2.5倍于DDR5的每瓦性能比，在物理空间、机房配电容量不增加的红线下，能让数据中心算力吞吐瞬间实现数倍提升，从而在存量替换市场中温和地释放出了巨大的换新红利空间。

02

多活区域化供应链体系下的“出海2.0”模式

地缘波动的挑战背后，正催生出全新的出海跨国协作模型。依靠RCEP框架带来的低关税、原产地累积规则及投资便利化支持，中国本土的高阶封测和精细材料厂商（如通富微电、华海诚科等）开始在东盟建立深度本地化运营的多活工厂。这种出海模式彻底告别了低端打线，而是将中国本土的高阶中道组装方案与东盟本土的供应链资源紧密咬合，避开了单边地缘制裁，成为保障全球算力硬件韧性不可或缺的环节。

04

14. HBM芯片行业未来发展的主要挑战

宏观AI基建资本开支长周期下行风险

目前HBM市场的繁荣高度依赖于少数几家科技巨头对于AI智算基础设施的拉动上。然而，随着大模型商业化变现进度如果出现阶段性不及预期，或者宏观经济陷入衰退，科技巨头将不得不拉长智算中心的更新换代周期，导致未来智算需求出现长周期下行风险。鉴于三大存储巨头及配套封测厂在2024至2026年背负了沉重的扩产负债和折旧，一旦下游需求在2027年及以后出现大幅收缩，庞大的产能将面临过剩风险，严重拖累半导体行业的资金安全和偿债能力。

01

输入型通胀与内卷式价格战博弈压力

半导体行业未来正面临着两端挤压的生存困境。一方面，由于全球输入型通胀抬头，上游铜、铝及特种环氧塑封基材等核心金属和材料成本居高不下，给企业成本红线带来了压力。另一方面，由于前期产能释放，除了三大巨头的外围中后道封测、传统中介层切割及基础组装等环节，国内及东南亚封测厂已经不可避免地陷入了激烈的价格战。由于二三线厂商技术底蕴单薄，为了争抢存量中低端长协订单大打价格战，导致营收大幅增长但利润率下滑的特征愈发严重。

02

高阶固晶及TSV测试设备的供应链断供风险

高密度堆叠和异构集成的良率受制于核心设备的技术限制，在16H堆叠及3D混合键合中所需的超高精度高阶固晶机，以及用于TSV深孔微裂纹探伤的高端晶圆检测测试设备，其出口权目前仍牢牢控制在少数欧美或日系国家手中。由于上述高阶设备在制造和运输环节面临着极度苛刻和复杂的地缘出口管制限制，国内先进封测厂及三大存储巨头在特定敏感地带的工厂正面临着设备断供和维护停摆风险。

03

数智化合规红线与个人隐私数据安全法律监管红线

随着以中国《数据安全法》及欧洲《通用数据保护条例》为代表的全球个人隐私保护与数智化合规红线全面收紧，大模型训练所需的数据集合法获取变得困难，非结构化数据的处理和本地合规限制愈发严厉。这一法律监管红线的收紧，制约了下游数据大湖和大规模智算集群的快速扩张，导致AI大模型的参数迭代周期变缓，进而将物理传导至最底层的存储硬件端，使得原本支撑HBM指数级爆发的AI算力消费逻辑在政策法律层面面临震荡压力。

04

版权说明

本报告为简版报告，内容为嘉世咨询研究员通过桌面研究整理撰写。如有深度调研需求，请联系：
mcr@chinamcr.com或021-52987060；

本报告中的所有内容，包括但不限于文字报道、照片、影像、插图、图表等素材，均受《中华人民共和国著作权法》、《中华人民共和国著作权法实施细则》及国际著作权公约的保护。

本报告的著作权属于上海嘉世营销咨询有限公司所有，如需转发、转载、引用必须在显著位置标注出处，并且不得对转载内容进行任何更改。

